

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-83984

(P2002-83984A)

(43)公開日 平成14年3月22日 (2002.3.22)

(51)Int.Cl.<sup>7</sup>

H 0 1 L 31/04

識別記号

F I

テマコト<sup>\*</sup>(参考)

H 0 1 L 31/04

V 5 F 0 5 1

審査請求 未請求 請求項の数5 O.L (全 7 頁)

(21)出願番号 特願2000-274083(P2000-274083)

(22)出願日 平成12年9月8日 (2000.9.8)

特許法第30条第1項適用申請有り 2000年3月28日 社団法人応用物理学発行の「2000年(平成12年)春季第47回応用物理学関係連合講演会講演予稿集第2分冊」に発表

(出願人による申告) 国等の委託研究の成果に係る特許出願(平成11年度、通商産業省、NEDO委託研究(薄膜太陽電池の製造技術開発)、産業再生法第30条の適用を受けるもの)

(71)出願人 301021533

独立行政法人産業技術総合研究所  
東京都千代田区霞が関1-3-1

(74)上記1名の復代理人 100080034

弁理士 原 謙三

(71)出願人 000005049

シャープ株式会社  
大阪府大阪市阿倍野区長池町22番22号

(71)出願人 500132638

松田 彰久  
茨城県つくば市梅園1丁目1番1中央第2  
独立行政法人産業技術総合研究所内

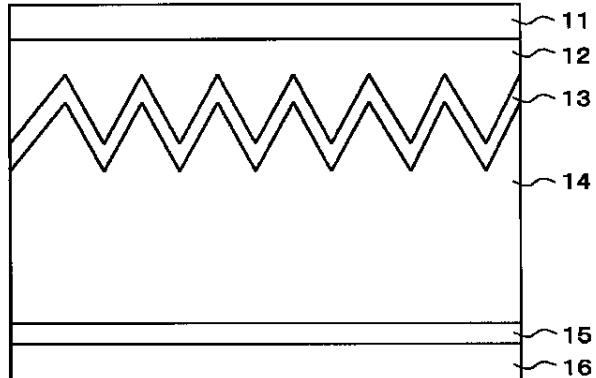
最終頁に続く

(54)【発明の名称】 太陽電池およびその製造方法

(57)【要約】

【課題】 従来必要であった高価な設備や余分な工程を省いて、I型半導体層中に酸素が不純物として含まれていてもI型半導体層を真性半導体に近づけてN型化を抑制し、太陽電池の効率の低下を回避した太陽電池およびその製造方法を提供する。

【解決手段】 I型半導体層を含む非単結晶シリコンの半導体薄膜14を設ける。I型半導体層中の酸素または酸化物濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上の場合においても、I型半導体層を形成温度195°C以下にして形成する。これにより、I型半導体層のN型化が抑制されるので、得られた太陽電池を高品質化できる。



## 【特許請求の範囲】

【請求項1】I型半導体層を少なくとも一つ含む非単結晶シリコンの太陽電池において、I型半導体層は、I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上とし、I型半導体層の形成温度を195°C以下として形成されることを特徴とする太陽電池。

【請求項2】P型半導体層が、I型半導体層上に積層され、

P型半導体層のボロンの濃度が300ppm以上に設定されていることを特徴とする請求項1記載の太陽電池。

【請求項3】P型半導体層に対して、P型半導体層の作製温度を超えた温度での熱処理が施されていることを特徴とする請求項2記載の太陽電池。

【請求項4】I型半導体層を少なくとも一つ含む非単結晶シリコンの太陽電池の製造方法において、

I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上とし、I型半導体層の形成温度を195°C以下とすることを特徴とする太陽電池の製造方法。

【請求項5】P型半導体層およびI型半導体層を含む非単結晶シリコンの太陽電池の製造方法において、

P型半導体層のボロンの濃度を300ppm以上に設定して作製する工程と、

I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上とし、I型半導体層の形成温度を195°C以下とする工程とを有し、

P型半導体層の作製後にP型半導体層の作製温度を超えた温度での熱処理をP型半導体層に対し施すことを特徴とする太陽電池の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は太陽電池に係り、特にI型半導体層を少なくとも一つ含む非単結晶シリコンの太陽電池およびその製造方法に関するものである。

## 【0002】

【従来の技術】I型半導体層中に酸素が不純物として含まれると、その濃度により程度は異なるが、N型の性質を示すことが広く知られている。ここで、I型半導体層をより真性半導体に近づけることにより薄膜シリコン太陽電池を高品質化できることも広く知られている。

【0003】その手段として従来は、超高真空中でI型半導体層を形成したり (Jpn. J. Appl. Phys. Vol. 37 (1998) pp.L265-L268)、原料ガスを純化する装置を用いたりして (J. Meier et al. Mat. Res. Soc. Symp. Proc. vol. 420, p.3-14, 1996、特開昭59-190209号公報)、I型半導体層中の酸素濃度を低減する方法、およびボロン(B)等を用いてカウンタードーピングを行う (J. Meier et al. Mat. Res. Soc. Symp. Proc. vol. 420, p.3-14, 1996) 方法などが提案されている。

## 【0004】

【発明が解決しようとする課題】しかしながら、従来の方法では、薄膜シリコン太陽電池を高品質化するために、高価な設備や余分な工程が必要であり、コストアップを招来するという問題点が生じている。

【0005】本発明の目的は、高価な設備や余分な工程を用いることなく、I型半導体層のN型化を抑制することにより、高品質化された薄膜シリコンの太陽電池およびその製造方法を提供することにある。

## 【0006】

【課題を解決するための手段】本発明の太陽電池は、以上の課題を解決するために、I型半導体層を少なくとも一つ含む非単結晶シリコンの太陽電池において、I型半導体層は、I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上とし、I型半導体層の形成温度を195°C以下として形成されていることを特徴としている。

【0007】上記太陽電池では、P型半導体層が、I型半導体層上に積層され、P型半導体層のボロンの濃度が300ppm以上に設定されていてもよい。

【0008】上記太陽電池においては、P型半導体層に対してP型半導体層の作製温度を超えた温度での熱処理が施されていてもよい。

【0009】本発明の太陽電池の製造方法は、以上の課題を解決するために、I型半導体層を少なくとも一つ含む非単結晶シリコンの太陽電池の製造方法において、I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上とし、I型半導体層の形成温度を195°C以下とすることを特徴としている。

【0010】本発明の太陽電池の他の製造方法は、前記の課題を解決するために、P型半導体層およびI型半導体層を含む非単結晶シリコンの太陽電池の製造方法において、P型半導体層のボロンの濃度を300ppm以上に設定して作製する工程と、I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上とし、I型半導体層の形成温度を195°C以下とする工程とを有し、P型半導体層の作製後にP型半導体層の作製温度を超えた温度での熱処理をP型半導体層に対し施すことを特徴としている。

【0011】本発明によれば、I型半導体層を少なくとも一つ含む非単結晶シリコン太陽電池において、I型半導体層中の酸素不純物濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上であったとしても、I型半導体層の形成温度を195°C以下に設定しているため、酸素不純物の活性化を抑えることができ、その結果、太陽電池特性（特に、開放電圧および曲線因子）を向上させることができる。

【0012】また、低温形成条件の場合、P型半導体層のキャリアの活性化率も同時に低下するため、開放電圧および曲線因子が低下する場合があるが、P型半導体層のBの濃度を300ppm以上に設定することで、P型半導体層のキャリア濃度を増加させることができるために、開放電圧および曲線因子の低下を抑制させることができる。

【0013】さらに、形成されたP型半導体層に対しP型半導体層の作製温度を超えた温度での熱処理工程を加えることにより、P型半導体層のキャリアの活性化率を向上させることができるため、開放電圧および曲線因子を向上させることができる。その結果、光電変換効率を向上させることができる。

【0014】以上より、本発明によれば、I型半導体層を少なくとも一つ含む非単結晶シリコンからなる太陽電池において、高価な設備や余分な工程を用いることなく、I型半導体層のN型化を抑制して、薄膜の非結晶シリコンからなる太陽電池を高品質化できる。

#### 【0015】

【発明の実施の形態】【第一の実施の形態】以下に、本発明に係る太陽電池を、その製造方法に基づいて具体的に説明する。本第一の実施の形態においては、特に作製方法を限定するものではないが、プラズマCVD法を用いて作製したスーパーストレート型の微結晶シリコン(非単結晶)太陽電池を例にとり具体的に説明する。

【0016】本第一の実施の形態における太陽電池は、図1に示されているように、光の入射側から、ガラス等で構成された透明基板11の片側表面上にSnO<sub>2</sub>からなる第1透明導電膜12を8000Å堆積し、さらに、上記第1透明導電膜12の表面に凹凸(透明導電膜12の厚さ方向に)を形成した。続いて、上記第1透明導電膜12の表面上に対し、ZnOからなる第2透明導電膜13を500Åの膜厚で形成した。

【0017】次に、第2透明導電膜13上に、シリコンからなる半導体薄膜14をプラズマCVD法にて形成した。半導体薄膜14は、光入射側から順にPIN構造を有している。PIN構造における、P型半導体層、I型半導体層はそれぞれ微結晶シリコン、N型半導体層はアモルファスシリコンからなるように設定した。

【0018】本第一の実施の形態においては、上記半導体薄膜14は、プラズマCVDを用いて、プラズマ励起周波数を各層とも13.56MHzの条件で形成されている。このとき、各層のRFプラズマパワーは、P型半導体層、I型半導体層、N型半導体層それぞれ25mW、20mW、30mWとした。各層の製膜圧力は、P型半導体層、I型半導体層がそれぞれ1.5Torr、N型半導体層が0.2Torrとした。

【0019】原料ガスは、P型半導体層の場合、SiH<sub>4</sub>を3sccm、水素で5000ppmに希釈したB<sub>2</sub>H<sub>6</sub>を1sccm、H<sub>2</sub>を600sccm、I型半導体層の場合、SiH<sub>4</sub>を11sccm、H<sub>2</sub>を350sccm、N型半導体層の場合、SiH<sub>4</sub>を10sccm、水素で1000ppmに希釈したPH<sub>3</sub>を100sccmの流量でそれぞれ供給した。各層の膜厚は、N型半導体層、P型半導体層をそれぞれ300Å、I型半導体層を10000Åとした。

【0020】最後に、半導体薄膜14上に、ZnOからなる第3透明導電膜15を500Å堆積し、その上にA

g等の金属薄膜からなる裏面電極16を2000Åの膜厚で形成することにより本第一の実施の形態に係る太陽電池が得られた。

【0021】上記の第2透明導電膜13、第3透明導電膜15および裏面電極16の形成方法としては特に限定はしないが、本第一の実施の形態においては、マグネットロンスパッタ法にて形成した。

【0022】ここで、上記の条件を固定し、I型半導体層の製膜温度を140°C、180°C、250°Cの3条件で作製した微結晶シリコン太陽電池の特性についてそれぞれ比較した。このとき、I型半導体層中の酸素濃度は、SIMS(Secondary-Ion Mass Spectroscopy)測定の結果、 $1 \times 10^{19} \text{ cm}^{-3}$ であった。

【0023】ここで、I型半導体層の製膜温度が250°Cの場合、I型半導体層中の酸素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上になると、上記I型半導体層はN型化することが知られている(Jpn. J. Appl. Phys. Vol. 37(1998) pp.L265-L268)。

【0024】また、I型半導体層の製膜温度が200°Cの場合でも、I型半導体層中の酸素濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上になると、上記I型半導体層はN型化することが知られている(J. Meier et al. Mat. Res. Soc. Symp. Proc. vol. 420, p.3-14, 1996)。

【0025】すなわち、通常用いられている200°C以上のI型半導体層の製膜温度条件においては、I型半導体層中の酸素濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 未満にしなければ、N型化を防ぐことができないといわれていた。

【0026】本第一の実施の形態においては、I型半導体層中の酸素濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上であっても、I型半導体層の製膜温度を低温化することで、N型化を防ぐことができ、太陽電池を高効率化できることについて示す。

【0027】まず、図2ないし図5に太陽電池の光照射下での各電流-電圧特性のI型半導体層の製膜温度依存性について示す。測定条件はAM1.5(100mW)、25°Cとした。

【0028】その結果、I型半導体層の製膜温度を下げていくと、短絡電流密度はわずかに低下するものの開放電圧、曲線因子は大きく向上し、光電変換効率としてはI型半導体層の製膜温度が、下限値140°C、より好ましくは下限値160°Cから、上限値195°C、より好ましくは185°Cまでの温度範囲で、7.6%以上という高い光電変換効率値が得られることが判った。

【0029】ここで、開放電圧、曲線因子が向上した理由は、製膜温度を下げたことによりI型半導体層のN型化を防ぐことができたためであると考えられる。表1に、ガラス基板上に上述の条件でI型半導体層のみを作成した時の暗導電率の製膜温度依存性についてまとめた。

【0030】

【表1】

I型半導体層の製膜温度(°C)	140	180	250
暗導電率(Ω⁻¹・cm⁻¹)	9×10⁻⁸	8×10⁻⁷	5×10⁻⁴

【0031】表1より、I型半導体層の製膜温度を下げるることにより暗導電率が低下していることからN型化を防ぐことができたことがわかる。以上より、I型半導体層中の酸素濃度が $1 \times 10^{19} \text{ cm}^{-3}$ のように非常に高い場合でも製膜温度を195°C以下、140°C以上の、より好ましくは185°C以下、160°C以上の範囲内に設定することで、I型半導体層のN型化を防ぐことができ、太陽電池の光電変換効率を向上させることができることが判る。

【0032】〔第二の実施の形態〕本第二の実施の形態においては、基本的に第一の実施の形態に記載の製造方法と同様であるが図1における半導体薄膜14の作製条件のみ異なる太陽電池およびその作成方法について説明する。

【0033】本第二の実施の形態における太陽電池の半導体薄膜14は、光入射側からPIN構造を有し、P型半導体層、I型半導体層は微結晶シリコン、N型半導体層はアモルファスシリコンに設定した。本第二の実施の形態においては、プラズマCVDを用いて、プラズマ起周波数および製膜温度は各層とも13.56MHz、140°Cの条件で形成した。

【0034】各層のプラズマパワーは、P型半導体層、I型半導体層、N型半導体層それぞれ25mW、20mW、30mWとした。各層の製膜圧力は、P型半導体層、I型半導体層が1.5Torr、N型半導体層が0.2Torrとした。各層の膜厚は、N型半導体層、P型半導体層をそれぞれ300Å、I型半導体層を25000Åに設定した。

【0035】原料ガスは、I型半導体層の場合、SiH₄を10sccm、H₂を350sccm、N型半導体層の場合、SiH₄を10sccm、H₂で1000ppmに希釈したPH₃を100sccmの流量でそれぞれ供給した。

【0036】ここで、P型半導体層については、SiH₄を3sccm、H₂を600sccmに固定し、B₂H₆の流量を $(B_2 H_6) / (Si H_4) = 0.016, 0.03, 0.066$ 容量%となるように設定した3条件で作製した微結晶シリコン太陽電池の特性について比較した。

【0037】まず、図3に太陽電池の光照射下での電流-電圧特性に対する、P型半導体層の原料ガス流量比 $(B_2 H_6) / (Si H_4)$ 依存性について示す。測定条件は、AM1.5(100mW)、25°Cとした。

【0038】その結果、P型半導体層の原料ガス流量比 $(B_2 H_6) / (Si H_4)$ を大きく設定していく

と、短絡電流密度はわずかに低下するものの、開放電圧、曲線因子は大きく向上し、光電変換効率としては、 $(B_2 H_6) / (Si H_4) = 0.066$ 容量%のときに、8.2%という高い値が得られている。

【0039】また、 $(B_2 H_6) / (Si H_4) = 0.03$ 容量%のときに、開放電圧が大きく向上していることから、P型半導体層の原料ガス流量比 $(B_2 H_6) / (Si H_4)$ は、少なくとも0.03容量%必要であると考えられる。ここで、 $(B_2 H_6) / (Si H_4) = 0.03$ 容量%で製膜したP型半導体層のボロン(B)の濃度は約600ppmであった。

【0040】以上のことより、I型半導体層の製膜温度が前述の好適な温度範囲内の場合に、P型半導体層のボロン(B)の濃度を、下限値300ppmより好ましくは600ppm、上限値2500ppmより好ましくは1600ppmの範囲内に設定することにより、太陽電池の光電変換効率を向上させることができることが判る。

【0041】〔第三の実施の形態〕本第三の実施の形態においては、第二の実施の形態に記載の太陽電池の製造方法において、P型半導体層の原料ガス流量比 $(B_2 H_6) / (Si H_4) = 0.066$ 容量%の条件で作製した。ここで、P型半導体層の作製後に、熱処理工程を挿入(追加)した結果について説明する。熱処理条件は、例えば、200°C、1時間である。熱処理の有無による光電変換効率の変化を表2に示す。

## 【0042】

【表2】

熱処理の有無	無	有
光電変換効率(%)	8.2	8.6

【0043】表2より、光電変換効率を8.2%から8.6%まで向上させることができたことが判る。一方、はじめから各半導体層の製膜温度を200°Cで太陽電池を作製したところ光電変換効率は、熱処理を施しても7.9%であった。

【0044】以上より、195°C以下の低温で作製した太陽電池において、P型半導体層作製後に、P型半導体層の作製温度より高い、上記作製温度を超えて250°Cまでの温度範囲内、より好ましくは、180°Cから250°Cまでの温度範囲内、かつ、0.5時間から2時間までの、より好ましくは0.7時間から1.5時間までの範囲内にて熱処理を施すという工程を加えることで、太

陽電池を高効率化できることが判る。

【0045】なお、上記熱処理において、上記熱処理温度は、200°Cを超えると、250°Cまでは僅かに効果を示すものの、効果の発現量が小さくなる。また、処理時間については、2時間までが適当であり、2時間を超えて特に効果に変化はなく不経済である。

【0046】なお、上記の各実施の形態では、スーパーストレート型の微結晶シリコン太陽電池を用いた例を挙げたが、他の型式の太陽電池にも同様に適用でき、例えは図10に示す各型式の太陽電池にも適用可能である。

図10(a)ないし(f)では、pが、P型半導体層、iがI型半導体層、nがN型半導体層を示す。

#### 【0047】

【発明の効果】本発明の太陽電池は、以上のように、I型半導体層が、I型半導体層中の酸素濃度を $2 \times 10^{18}$  cm<sup>-3</sup>以上とし、I型半導体層の形成温度を195°C以下として形成されている構成である。

【0048】それゆえ、上記構成では、高価な設備や余分な工程を用いることなく、I型半導体層のN型化を抑制して、薄膜シリコンからなる太陽電池を高品質化できるという効果を奏する。

#### 【図面の簡単な説明】

【図1】本発明に係る第一ないし第三の実施の形態に関する太陽電池の断面構造を示す概略断面図である。

【図2】上記第一の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、短絡電流密度に関するI型半導体層の製膜温度依存性を示すグラフである。

【図3】上記第一の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、開放電圧に関するI型半導体層の製膜温度依存性を示すグラフである。

#### 【図4】上記第一の実施の形態に係る太陽電池の光照射\*

10

20

20

30

\*下での電流-電圧特性の内、曲線因子に関するI型半導体層の製膜温度依存性を示すグラフである。

【図5】上記第一の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、光電変換効率に関するI型半導体層の製膜温度依存性を示すグラフである。

【図6】本発明の第二の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、短絡電流密度に関するP型半導体層の原料ガス流量比〔〔B<sub>2</sub>H<sub>6</sub>〕〕/〔SiH<sub>4</sub>〕〕依存性を示すグラフである。

【図7】本発明の第二の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、開放電圧に関するP型半導体層の原料ガス流量比〔〔B<sub>2</sub>H<sub>6</sub>〕〕/〔SiH<sub>4</sub>〕〕依存性を示すグラフである。

【図8】本発明の第二の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、曲線因子に関するP型半導体層の原料ガス流量比〔〔B<sub>2</sub>H<sub>6</sub>〕〕/〔SiH<sub>4</sub>〕〕依存性を示すグラフである。

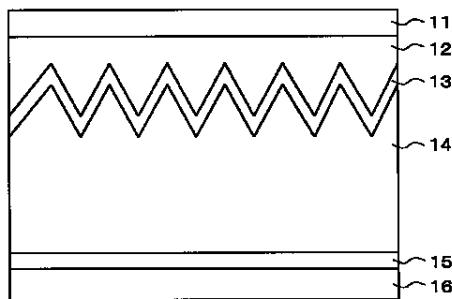
【図9】本発明の第二の実施の形態に係る太陽電池の光照射下での電流-電圧特性の内、光電変換効率に関するP型半導体層の原料ガス流量比〔〔B<sub>2</sub>H<sub>6</sub>〕〕/〔SiH<sub>4</sub>〕〕依存性を示すグラフである。

【図10】本発明に係る太陽電池の他の各変形例を(a)～(f)にてそれぞれ示す概略断面図である。

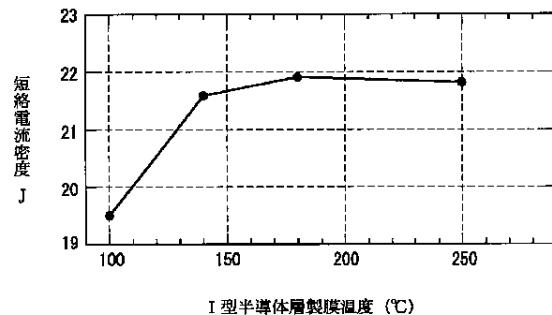
#### 【符号の説明】

- 11 透明基板
- 12 第1透明導電膜
- 13 第2透明導電膜
- 14 半導体薄膜
- 15 第3透明導電膜
- 16 裏面電極

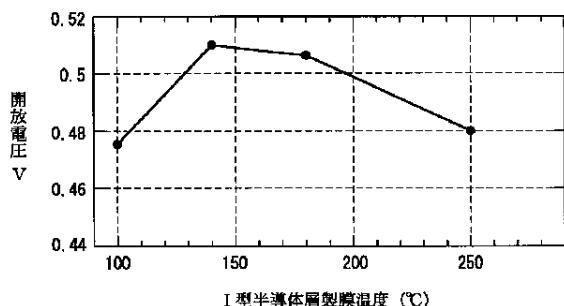
【図1】



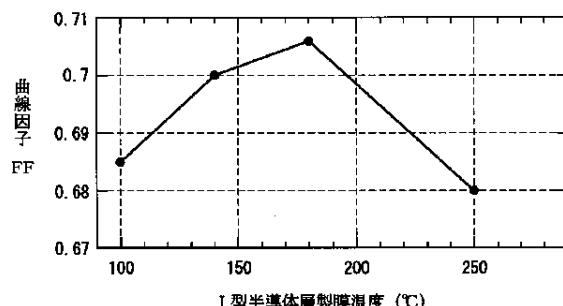
【図2】



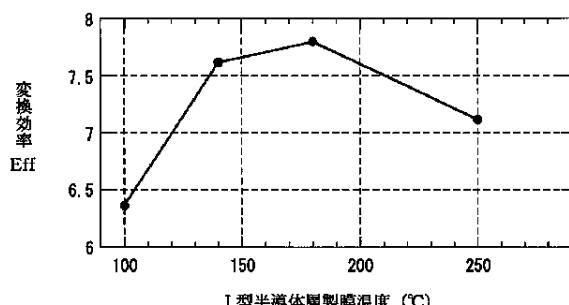
【図3】



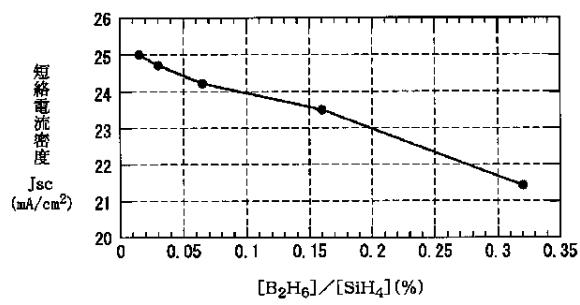
【図4】



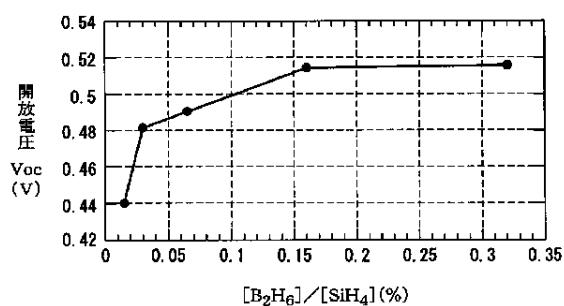
【図5】



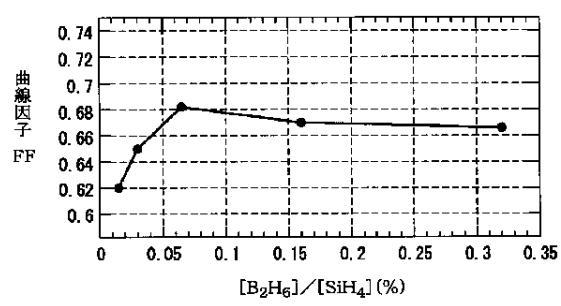
【図6】



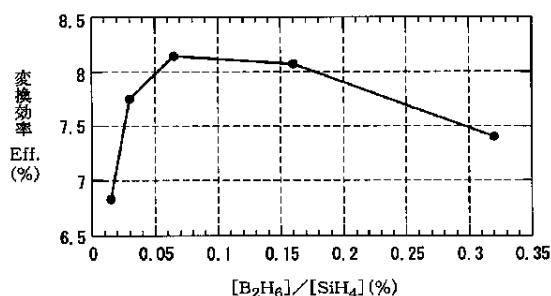
【図7】



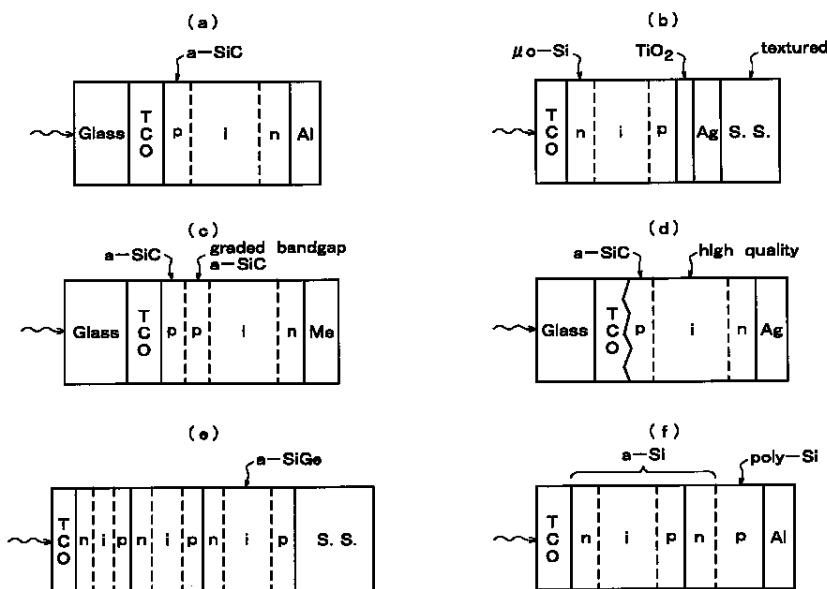
【図8】



【図9】



【図10】



## フロントページの続き

(71)出願人 500132649

近藤 道雄

茨城県つくば市梅園1丁目1番1中央第2

独立行政法人産業技術総合研究所内

(74)上記3名の代理人 100080034

弁理士 原 謙三

(72)発明者 奈須野 善之

茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

(72)発明者 近藤 道雄

茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

(72)発明者 松田 彰久

茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

F ターム(参考) 5F051 AA04 AA05 AA16 BA11 CA03

CA15 CA36